

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РФ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«ДАГЕСТАНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»
Факультет математики и компьютерных наук

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
Архитектура вычислительных систем

Кафедра: дискретной математики и информатики

Факультете: математики и компьютерных наук

Образовательная программа
02.03.02 Фундаментальная информатика и информационные технологии

Профили подготовки
«Информатика и компьютерные науки»

Уровень высшего образования:
бакалавриат

Форма обучения:
очная

Статус дисциплины: входит в обязательную часть направленности ОПОП,
базовый модуль

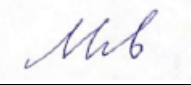
Махачкала 2021

Рабочая программа дисциплины «Архитектура вычислительных систем» составлена в 2021 году в соответствии с требованиями ФГОС ВО по направлению подготовки 02.03.02 Фундаментальная информатика и информационные технологии (уровень бакалавриата) от 23.08.2017 №808.


Разработчики: доцент кафедры дискретной математики и информатики, канд. физ.-мат. наук, Раджабова Н.Ш., доцент кафедры дифференциальных уравнений и функционального анализа, канд. физ.-мат. наук, Рагимханов В.Р.

Рабочая программа дисциплины одобрена:

на заседании кафедры Дискретной математики и информатики от 30.05.2021 г., протокол № 9

Зав. кафедрой  Магомедов А.М.
(подпись)

на заседании Методической комиссии факультета М и КН от 27.06.2021г., протокол № 6.

Председатель  Бейбалаев В.Д.
(подпись)

Рабочая программа дисциплины согласована с учебно-методическим управлением «_09_» июля 2021г.

Начальник УМУ  Гасангаджиева А.Г.

Аннотация рабочей программы дисциплины

Дисциплина «Архитектура вычислительных систем» относится к базовой части профессионального цикла образовательной программы бакалавриата по направлению **02.03.02 – Фундаментальная информатика и информационные технологии.**

Дисциплина реализуется на факультете математики и компьютерных наук кафедрой *дискретной математики и информатики.*

Содержание дисциплины охватывает круг вопросов, связанных с цифровой логикой и представлением информации, ассемблерным уровнем организации компьютера, архитектурой и организацией систем памяти.

Дисциплина нацелена на формирование следующих компетенций выпускника:

общепрофессиональная компетенция (ОПК): ОПК-2;

профессиональная компетенция (ПК): ПК-2.

Преподавание дисциплины предусматривает проведение следующих видов учебных занятий: *лекции, практические занятия и самостоятельная работа.*

Рабочая программа дисциплины предусматривает проведение следующих видов контроля успеваемости в форме: *контрольной работа и коллоквиума, промежуточный контроль в форме зачета.*

Объем дисциплины 3 зачетных единиц, в том числе в академических часах по видам учебных занятий

Семестр	Учебные занятия						Форма промежуточной аттестации (зачет, дифференцированный зачет, экзамен)
	в том числе						
	Контактная работа обучающихся с преподавателем					СРС, в том числе экзамен	
	из них						
Всего	Лекции	Лабораторные занятия	Практические занятия	КСР	консультации		
4	108	16		32		60	Зачет
Итого	108	16		32		60	

1. Цели освоения дисциплины

Целями освоения дисциплины «Архитектура вычислительных систем» является:

- получение фундаментальных знаний по основам организации и архитектуры современных вычислительных систем и компьютерных сетей;
- формирование представлений о тенденциях и перспективах развития архитектуры вычислительных систем и компьютерных сетей.

Задачи курса:

- ознакомить с историей развития вычислительных систем и компьютерных сетей;

- ознакомить с понятием архитектуры компьютера и её элементами;
- ознакомить с представлением информации на машинном уровне;
- ознакомить с организацией памяти, различными видами памяти;
- ознакомить с базовой архитектурой микропроцессорной системы на примере микропроцессора i8086, включающей в себя модуль, память, ввод-вывод, прерывания, прямой доступ в память со стороны внешних устройств.

2. Место дисциплины в структуре ООП бакалавриата

Дисциплина входит в базовую часть образовательной программы бакалавриата по направлению 02.03.02 - Фундаментальная информатика и информационные технологии и изучается в соответствии с графиком учебного процесса в 1 семестре (базовая часть профессионального цикла). Изучение предмета завершается зачётом в конце семестра.

Дисциплина «Архитектура вычислительных систем» логически и содержательно взаимосвязана с такими дисциплинами, как «Основы программирования», «Операционные системы», «Дискретная математика».

Знания, полученные в результате изучения «Архитектура вычислительных систем», необходимы в освоении таких дисциплин, как «Основы программирования», «Операционные системы», «Компьютерные сети».

3. Компетенции обучающегося, формируемые в результате освоения дисциплины (перечень планируемых результатов обучения).

Код и наименование компетенции из ОПОП	Код и наименование индикатора достижения компетенций (в соответствии с ОПОП)	Процедура освоения
ОПК-2. Способен применять компьютерные и суперкомпьютерные методы, современное программное обеспечение, в том числе отечественного происхождения, для решения задач профессиональной деятельности	ОПК-2.1. Знает основные положения и концепции в области программирования, архитектуру языков программирования, теории коммуникации, знает основную терминологию, знаком с содержанием Единого Реестра Российских программ.	Конспектирование и проработка лекционного материала. Участие в лабораторных занятиях. Самостоятельная работа.
	ОПК-2.2. Умеет анализировать типовые языки программирования, составлять программы.	
	ОПК-2.3. Имеет практический опыт решения задач анализа, интеграции различных типов программного обеспечения, анализа типов коммуникаций.	
ПК-2. Способность понимать и применять в научно-исследовательской и прикладной деятельности современный	ПК-2.1. Знает основные методы решения прикладных задач, современные методы информационных технологий.	Конспектирование и проработка лекционного материала. Участие в практических занятиях. Выполнение домашних заданий. Самостоятельная работа.
	ПК-2.2. Умеет корректно оформить результаты научного труда в соответствии с современными требованиями	

математический аппарат, основные законы естествознания, современные языки программирования и программное обеспечение; операционные системы и сетевые технологии.	ПК-2.3. Имеет практический опыт использования сети Интернет, аннотирования, реферирования, библиографического разыскания и описания, опыт работы с научными источниками.	
--	---	--

4. Объем, структура и содержание дисциплины.

4.1. Объем дисциплины составляет зачетных единиц 3, академических часов 108.

4.2. Структура дисциплины.

Названия разделов и тем дисциплины	Семестр	Неделя семестра	Аудиторные занятия, в том числе				Самостоят. работа	Формы текущего контроля успеваемости (по неделям семестра) Форма промежуточной аттестации (по семестрам)
			лекции	практ. занятия	лабор. работы	Контр. сам. раб.		
<i>Первый семестр</i>								
Модуль 1. Введение в архитектуру компьютера								
<i>Всего по модулю 1</i>		<i>1-6</i>	<i>6</i>	<i>12</i>			<i>18</i>	Коллоквиум
1. Развитие компьютерной архитектуры.	1	1-2	2	4			6	Реферат, устный опрос, прием практических работ
2. Представление данных в памяти компьютера.	1	3-4	2	4			6	
3. Цифровой логический уровень	1	5-6	2	4			6	
Модуль 2. Архитектура компьютера на базе процессора I8086								
<i>Всего по модулю 2</i>			<i>4</i>	<i>8</i>			<i>24</i>	Коллоквиум
1. Программная модель памяти	1	7-10	2	4			12	Реферат, устный опрос, прием практических работ
2. Программная модель процессора	1	11-12	2	4			12	
Модуль 3. Элементы ассемблера								
<i>Всего по модулю 3</i>			<i>6</i>	<i>12</i>			<i>18</i>	Контрольная работа
1. Основные команды ассемблера	1		2	4			6	Реферат, устный опрос, прием практических работ
2. Способы адресации в ассемблерных командах	1		2	4			6	
3. Стек и подпрограммы	1		2	4			6	
ИТОГО за 1 семестр			16	32			60	зачет
ИТОГО			16	32			60	

4.3. Содержание дисциплины, структурированное по темам (разделам)

4.3.1. Содержание лекционных занятий по дисциплине

Модуль 1. Введение в архитектуру компьютера

Тема 1. Развитие компьютерной архитектуры

История развития архитектуры компьютера. Многоуровневая компьютерная организация. Принципы фон-Неймана. Классификация компьютеров: по принципу действия, этапам создания, назначению, размерам и функциональным возможностям.

Тема 2. Представление данных в памяти компьютера

Системы счисления. Основы представления текстовых, графических, числовых, звуковых и видео данных. Стандарт IEEE 754. Надежность кодирования данных. Алгоритмы с обнаружением и исправлением ошибок. Алгоритм Хемминга.

Тема 3. Цифровой логический уровень.

Вентили и булева алгебра. Реализация булевых функций, эквивалентность схем. Основные цифровые логические схемы: комбинаторные схемы и схемы памяти. Триггеры и защелки. Многоуровневая организация памяти.

Модуль 2. Архитектура компьютера на базе процессора I8086.

Тема 1. Программная модель памяти.

Основные понятия. Сегментная организация памяти. Режимы работы памяти.

Программная модель оперативной памяти.

Тема 2. Программная модель процессора

Программная модель процессора I8086. Машинные команды процессора I8086. Схема работы процессора при выполнении машинной команды. Прерывания.

Модуль 3. Элементы ассемблера

Тема 1. Основные команды ассемблера

Регистры. Флаги состояния. Системы команд и типы команд. Формат машинных команд.

Тема 2. Способы адресации в ассемблерных командах

Три режима адресации IA-32. Непосредственный, прямой, регистровый, косвенный способы адресации. Способы задания исполнительного адреса.

Тема 3. Стек и подпрограммы

Использование стека. Косвенная адресация. Процедуры.

4.3.2. Содержание лабораторно-практических занятий по дисциплине

Модуль 1. Введение в архитектуру компьютера

Тема 1. Развитие компьютерной архитектуры

История развития архитектуры компьютера. Многоуровневая компьютерная организация. Принципы фон-Неймана. Классификация компьютеров: по принципу действия, этапам создания, назначению, размерам и функциональным возможностям.

Тема 2. Представление данных в памяти компьютера

Системы счисления. Основы представления текстовых, графических, числовых, звуковых и видео данных. Стандарт IEEE 754. Надежность кодирования данных. Алгоритмы с обнаружением и исправлением ошибок. Алгоритм Хемминга.

Тема 3. Цифровой логический уровень.

Вентили и булева алгебра. Реализация булевых функций, эквивалентность схем. Основные цифровые логические схемы: комбинаторные схемы и схемы памяти. Триггеры и защелки. Многоуровневая организация памяти.

Модуль 2. Архитектура компьютера на базе процессора I8086.

Тема 1. Программная модель памяти.

Основные понятия. Сегментная организация памяти. Режимы работы памяти.

Программная модель оперативной памяти.

Тема 2. Программная модель процессора

Программная модель процессора I8086. Машинные команды процессора I8086. Схема работы процессора при выполнении машинной команды. Прерывания.

Модуль 3. Элементы ассемблера

Тема 1. Основные команды ассемблера

Регистры. Флаги состояния. Системы команд и типы команд. Формат машинных команд.

Тема 2. Способы адресации в ассемблерных командах

Три режима адресации IA-32. Непосредственный, прямой, регистровый, косвенный способы адресации. Способы задания исполнительного адреса.

Тема 3. стек и подпрограммы

Использование стека. Косвенная адресация. Процедуры.

5. Образовательные технологии

В процессе преподавания дисциплины «Архитектура вычислительных систем» применяются следующие образовательные технологии: изложение теоретических положений в ходе лекционных занятий с применением современного интерактивного презентационного оборудования, проведение дискуссий, регулярное общение студентов с лектором по электронной почте.

Основная литература, презентации и конспекты лекций предоставляются студентам в электронном виде. Зачет проводится в форме тестирования.

6. Учебно-методическое обеспечение самостоятельной работы студентов

6.1 Виды самостоятельной работы и её контроля

Самостоятельная работа студентов складывается из:

- проработки лекционного материала (настоятельно рекомендуется самостоятельное практическое решение всех разобранных на лекциях упражнений);
- изучения рекомендованной литературы и материалов соответствующих форумов интернет;
- подготовки к отчетам по практическим работам;
- подготовки к сдаче промежуточных форм контроля (контрольных работ и сдаче рефератов).

№	Вид самостоятельной работы	Вид контроля	Учебно-методическое обеспечение
1.	Проработка лекционного материала	Контрольный фронтальный опрос	См. разделы 7.3, 8, 9 данного документа
2.	Изучение рекомендованной литературы и материалов соответствующих форумов интернет	Контрольный фронтальный опрос, прием и представление рефератов.	См. разделы 7.3, 8, 9 данного документа
3.	Подготовка к отчетам по практическим	Проверка выполнения работ, опрос по теме работы.	См. разделы 7.3, 8, 9 данного документа

	работам.		
4.	Подготовка к сдаче промежуточных форм контроля	Контрольные работы по каждому модулю и прием рефератов.	См. разделы 7.3, 8, 9 данного документа

7. Фонд оценочных средств для проведения текущего контроля успеваемости, промежуточной аттестации по итогам освоения дисциплины.

7.1. Типовые контрольные задания

7.1.1 Вопросы для самостоятельной работы

1. Представление информации в памяти компьютера.
2. Написать дополнительный код числа -123, хранящегося в одном байте.
3. Представление целых чисел в памяти компьютера. Примеры.
4. Преобразовать число в формат стандарта IEEE с одинарной точностью: -9, 125.
5. Составить таблицу умножения для чисел системы счисления с основанием 3
6. Преобразовать число с плавающей точкой одинарной точности из 16-ричной в десятичную систему счисления: 2E271000.
7. Преобразовать число 1000 из десятичной системы счисления в систему счисления с основанием p ($p=2,8, 16$).
8. Написать дополнительный код числа -25, хранящегося в 1 байте.
9. Преобразовать число с плавающей точкой одинарной точности из 16-ричной в десятичную систему счисления: 2C270000.
10. Краткая характеристика вклада учёного в развитие компьютерной архитектуры (Чарльз Бэббидж, Джон Атанасов, Алан Тьюринг, Джон Моушли, Джон Бардин, Сеймур Крей, Роберт Нойс, Стив Джобс- по выбору студента).

7.1.2 Контрольные вопросы

1. Многоуровневая компьютерная организация. Краткая характеристика уровней.
2. Развитие компьютерной архитектуры (характеристика элементной базы каждого поколения)
3. Архитектура фон Неймана. Принципы фон Неймана.
4. Классификация компьютеров.
5. Алгоритм получения полного кода Хэмминга. Примеры.
6. Стандарт IEEE 754.
7. Комбинаторные схемы. Схема АЛУ
8. Схемы памяти: триггеры и защелки.
9. Многоуровневая организация памяти
10. Программная модель процессора I8086
11. Программная модель памяти I8086

- 12.Регистры процессора I8086 (классификация, назначение, названия)
- 13.Регистры процессора IA-32 (классификация, назначение, названия)
- 14.Машинные команды процессора I8086
- 15.Схема работы процессора при выполнении машинной команды
- 16.Современные виды памяти (SRAM, DRAM, DDR)
- 17.Обзор основных семейств микропроцессоров. Семейство Intel Core, семейство Sun SPARC. Семейство PowerPC (для самостоятельного изучения)
- 18.Основные понятия сетей (коммуникационные устройства сети, каналы связи, протоколы, адресация, коммутация пакетов и каналов).
- 19.Модели OSI и TCP/IP
- 20.Сетевая технология Ethernet

7.1.3 Темы для рефератов

1. Современные устройства ввода информации. Основные принципы работы. (По выбору студента).
2. Современные устройства вывода информации. Основные принципы работы. (По выбору студента).
3. История развития микропроцессоров.
4. «Бутылочное горло Фон-Неймана». Смена приоритетов при разработке процессоров.
5. Гарвардская архитектура.
6. Антимашина. Основные принципы.
7. Современные виды оперативной памяти.
8. Технология flash-памяти.
9. Основы сетевой технологии Ethernet.
- 10.[CISC](#) – процессоры.
- 11.[RISC](#) – процессоры.
- 12.Многоядерные процессоры.
- 13.Семейство процессорных архитектур PowerPC.
- 14.Семейство процессорных архитектур SPARC.
- 15.Суперкомпьютерные технологии.
- 16.Технология Wi– Fi

7.1.3.1. Требования к реферату

1. Реферат должен иметь следующую структуру:
 - Введение (указать предпосылки появления рассматриваемой технологии).
 - Краткая характеристика технологии. Отличительные особенности.
 - Область применения.
 - Заключение (указать перспективы рассматриваемой технологии)
 - Литература

Объем работы – около 10 страниц с рисунками.

2. Наличие презентации (около 10 слайдов) приветствуется.

7.1.4. Примерные тесты для самопроверки по разделам

Примерный контрольный тест по первому модулю

Вариант 1

1. Одним из изобретателей транзистора является:
 1. Джон Бардин
 2. Сеймур Крей
 3. Джон Атанасов
 4. Джон фон-Нейман
2. Выберите верное утверждение:
 1. Аппаратное и программное обеспечение логически не эквивалентны.
 2. Код – упорядоченная последовательность символов, которая представляет предметы или явления.
 3. Оперативная память – это последовательность битов, каждый из которых имеет уникальный номер.
 4. UTF-8 представляет собой кодировку с фиксированным размером символа в 16 бит.
3. В стандарте IEEE 754 для кодирования порядка вещественных чисел со знаком используется:
 1. система со знаком
 2. система со смещением
 3. обратный код
 4. дополнительный код
4. Положение ошибочного бита в коде Хемминга определяется
 1. как сумма номеров контрольных битов, обнаруживших ошибку
 2. как сумма всех контрольных разрядов, контролирующих данный разряд
 3. как сумма контрольных битов, обнаруживших ошибку
 4. как сумма битов нечётности
5. Перевести число 33,125 из десятичной системы счисления в двоичную:
 - 1) 100001,001
 - 2) 11,1011
 - 3) 100,101
 - 4) 1001,0001
6. Записать число, соответствующее дополнительному коду 111111111110101
 1. 34
 - 2) -11
 - 3) 23
 - 4) -25
- 7.

A	B	F
1	1	1
1	0	1
0	1	1
0	0	0

Таблица истинности, представленная на рисунке, соответствует логической операции

1. дизъюнкция (OR)
 2. Исключительное ИЛИ (XOR)
 3. Конъюнкция (AND)
 4. Инверсия
8. Схема из одного транзистора представляет собой вентиль:
1. НЕ
 2. НЕ И
 3. НЕ ИЛИ
 4. И
9. Схема, осуществляющая выбор одного из нескольких вариантов называется:
1. декодер
 2. сумматор
 3. компаратор
 4. триггер
10. Преобразовать число в формат стандарта IEEE с одинарной точностью: 5/32.

Ответ записать в 16-ричном формате.

Примерный контрольный тест по второму модулю

1. Выберите верное утверждение:
 - 1) триггер запускается перепадом сигнала;
 - 2) триггер запускается уровнем сигнала;
 - 3) защёлка запускается перепадом сигнала;
 - 4) триггер и защёлка запускаются уровнем сигнала.
2. Линия управления С схемы сдвига (D_i - входные биты, S_i -выходные биты, см. на рис.
 - 1) определяет направление сдвига: 0-влево, 1-вправо;
 - 2) 1-влево, 0-вправо;
 - 3) 0-влево, 10-вправо;
 - 4) 10-влево, 1-вправо.
3. Полусумматор (см. на рис.2):
 - 1) имеет 4 вывода;
 - 2) включает вентиль ИЛИ и И;
 - 3) имеет 3 вывода;
 - 4) включает вентили ИЛИ и НЕ -И;
4. Сумматор (см. на рис.):
 - 1) имеет 4 вывода;

- 2) состоит из 2 полусумматоров;
 - 3) вход переноса всегда равен 1;
 - 4) выход переноса всегда равен 1.
5. У n -разрядного сумматора (см. на рис.2):
- 1) перенос в самый правый бит равен 0;
 - 2) n выводов;
 - 3) n вентилей ИСКЛ-ИЛИ;
 - 4) $2n-1$ входных сигналов.
6. К какому классу операций относятся сложение, вычитание, извлечение корня, сдвиги и преобразование чисел из одной системы счисления в другую?
- 1) арифметико-логические;
 - 2) пересылки и загрузки;
 - 3) ввода-вывода.
7. Выберите верное утверждение:
- 1) DRAM конструируется с использованием D-триггеров;
 - 2) SRAM конструируется с использованием D-триггеров;
 - 3) SRAM имеет более низкую плотность записи, чем DRAM;
 - 4) Память DDR используется в качестве кэш-памяти.
8. Выводы прерывания - это:
- 1) информационные выводы;
 - 2) адресные выводы;
 - 3) входы из устройств ввода - вывода в процессор;
 - 4) выводы арбитража шины.
9. Микросхема процессора имеет 32 информационных выводов. Сколько операций чтения нужно выполнить для считывания 64 бит?
- 1) 1;
 - 2) 2;
 - 3) 3;
 - 4) 4.
10. Сплошной участок оперативной памяти с независимой адресацией байтов называется
- 1) машинным словом;
 - 2) параграфом;
 - 3) сегментом;
 - 4) смещением
11. Укажите регистры архитектуры IA-32 для хранения индексов элементов массивов при обработке последовательностей байтов:
- 1) EAX, EDX;
 - 2) ECS, EDS, EES, ESS;
 - 3) ESI, EDI;

4) ЕСХ.

12. Выбрать этапы выполнения команд процессором:

- 1) выполнение действия;
- 2) выборка команды;
- 3) декодирование команды;
- 4) запись результата;
- 5) формирование адреса следующей команды;
- 6) сегментация памяти;
- 7) декодирование и выборка операндов.

13. Количество двоичных разрядов, отводимых для машинной команды, определяет _____ процессора.

- 1) частоту;
- 2) объем;
- 3) емкость;
- 4) разрядность

14. Один из физических каналов ввода/вывода компьютера – разъем – называется

- 1) кабелем;
- 2) шиной;
- 3) слотом;
- 4) регистром.

15. Непосредственная адресация означает, что

- 1) код операнда включается в машинную команду как её составная часть;
- 2) операнд находится в поле оперативной памяти, а в команде указан адрес этого поля;
- 3) операнд находится в регистре процессора, а в команде указывается код этого регистра;
- 4) операнд находится в поле оперативной памяти, а в команде содержатся некоторые элементы, по которым однозначно определяется адрес этого поля.

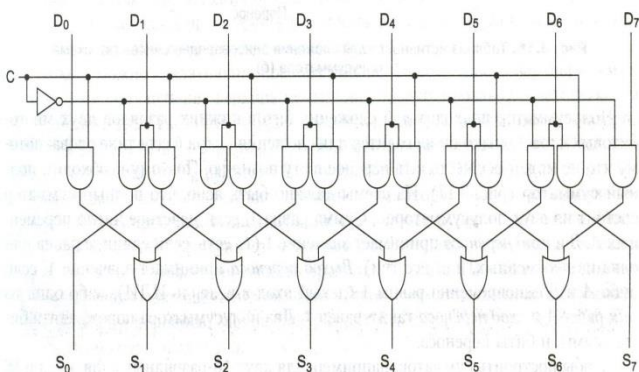


Рис.1

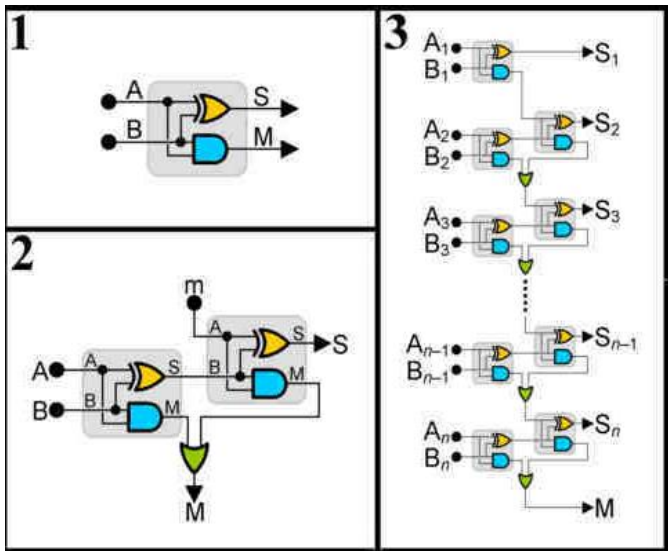


Рис.2

7.2. Методические материалы, определяющие процедуру оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций.

Общий результат выводится как интегральная оценка, складывающаяся из текущего контроля - 50% и промежуточного контроля – 50 %.

Текущий контроль по дисциплине включает:

- посещение занятий - 10 баллов,
- участие на практических занятиях -30 баллов,
- выполнение лабораторных заданий – 30 баллов,
- выполнение домашних (аудиторных) контрольных работ - 30баллов.

Промежуточный контроль по дисциплине включает:

- устный опрос -50 баллов,
- письменная контрольная работа -50 баллов

8. Перечень основной и дополнительной учебной литературы, рекомендуемых для освоения дисциплины

а) основная литература:

1. Таненбаум, Э. Архитектура компьютера [Текст] / Э. Таненбаум. – СПб.: Питер, 2007. – 698 с.

2. Таненбаум, Э. Компьютерные сети [Текст] / Э. Таненбаум. – СПб.: Питер, 2007. – 848 с.

3. Степанов, А. Н. Архитектура вычислительных систем и сетей [Текст] / А. Н. Степанов.– СПб.: Питер, 2007. – 508 с.

4. Раджабова Н. Ш. Практикум по курсу «Архитектура вычислительных систем и сетей». Основы ассемблера [Текст] / Н. Ш. Раджабова.– Деловой мир: Махачкала, 2015. – 16 с.

б) дополнительная литература:

4. Бройдо, В. Л., Ильина, О. П. Архитектура ЭВМ и систем: учебник для вузов / В. Л. Бройдо, О. П. Ильина. – СПб.: Питер, 2006. – 718 с.

9. Перечень ресурсов информационно-телекоммуникационной сети «Интернет», необходимых для освоения дисциплины

<http://bitfry.narod.ru/07.htm>

<http://iguania.ru/>

<http://info-comp.ru/programmirovanie>

<http://ru.wikipedia.org/wiki/>

10. Методические указания для обучающихся по освоению дисциплины

Все упражнения, приведенные на лекции с решениями, следует прорабатывать сразу после лекции. Самостоятельная работа студентов складывается из:

- проработки лекционного материала (настоятельно рекомендуется самостоятельное практическое решение всех разобранных на лекциях упражнений);
- изучения рекомендованной литературы и материалов соответствующих форумов интернет;
- подготовки к отчетам по практическим работам;
- подготовки к сдаче промежуточных форм контроля (контрольных работ и сдаче рефератов).

Пакет практических заданий рассчитан на семестр. Рекомендуется решать и сдавать задания своевременно с прохождением соответствующего материала.

Модули и темы для самостоятельного изучения	Виды и содержание самостоятельной работы
Модуль 1. Введение в архитектуру компьютера. Тема 1. Развитие компьютерной архитектуры	Проработка лекционного материала. Изучение рекомендованной литературы и материалов соответствующих форумов интернет для подготовки реферата.
Модуль 1. Введение в архитектуру компьютера. Тема 2. Представление данных в памяти компьютера	Проработка лекционного материала. Подготовка к отчетам по практическим работам.
Модуль 1. Введение в архитектуру компьютера. Тема 3. Цифровой логический уровень.	Подготовка к отчетам по практическим работам. Подготовка к сдаче промежуточных форм контроля.
Модуль 2. Архитектура компьютера на базе процессора I8086. Программная модель памяти.	Проработка лекционного материала. Изучение рекомендованной литературы и материалов соответствующих форумов интернет для подготовки реферата. Подготовка к отчетам по практическим работам.
Модуль 2. Архитектура компьютера на базе процессора I8086. Программная модель процессора.	Изучение рекомендованной литературы и материалов соответствующих форумов интернет для подготовки отчетов по практическим работам. Подготовка к сдаче промежуточных форм контроля.

Модуль 3. Элементы ассемблера. Тема 1. Основные команды ассемблера.	Проработка лекционного материала. Изучение рекомендованной литературы и материалов соответствующих форумов интернет для подготовки отчетов по практическим работам.
Модуль 3. Элементы ассемблера. Тема 2. Способы адресации в ассемблерных командах.	Проработка лекционного материала. Изучение рекомендованной литературы и материалов соответствующих форумов интернет для подготовки отчетов по практическим работам.
Модуль 3. Элементы ассемблера. Тема 3. Стек и подпрограммы	Проработка лекционного материала. Изучение рекомендованной литературы и материалов соответствующих форумов интернет для подготовки реферата и. подготовки отчетов по практическим работам. Подготовка к сдаче промежуточных форм контроля.

11. Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине, включая перечень программного обеспечения и информационных справочных систем

Используется пакет MASM32 SDK, Microsoft Windows, e-mail, Skype.

12. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине.

В библиотеке ДГУ имеется необходимая литература, созданы и размещены на сайте кафедры учебно-методические пособия, на каждой лекции используется мультимедийное презентационное оборудование (ауд. 3-62).

Практические занятия проводятся в компьютерных классах с современным аппаратным и программным обеспечением.

Часть лекций предоставляется студенту в электронном формате. Студент имеет также возможность скопировать литературу с сайта кафедры.